

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-264540
(43)Date of publication of application : 11.10.1996

(51)Int.CI.

H01L 21/321

(21)Application number : 07-062824
(22)Date of filing : 22.03.1995

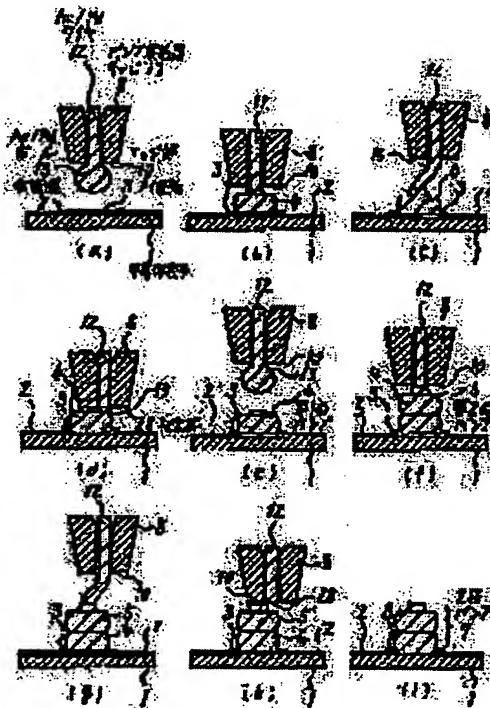
(71)Applicant : NEC CORP
(72)Inventor : TAGO MASAKI

(54) BUMP STRUCTURE, METHOD FOR FORMING BUMP AND CAPILLARY BEING EMPLOYED THEREIN

(57)Abstract:

PURPOSE: To obtain a bump for flip-chip mounting an electrode at fine pitch and method for forming the bump and a capillary being employed therein.

CONSTITUTION: The inventive bump is a double stage bump 7 comprising a nearly tubular first bump 4 of conductive material having bottom face secured onto an Al electrode 3 of a semiconductor element 1, and a second bump 5 of the same kind of conductive material as the first bump 4 having bottom face secured to the upper surface of the first bump 4. The method for forming the bump comprises a step for forming a metal ball at the tip of a wire passed through a hole made vertically to the edge 10 of a capillary 8 for forming a bump, a step for applying ultrasonic wave while pressing the metal ball against the electrode of the semiconductor element 1 at the tip of the capillary to bond the first tubular bump 4 to the electrode, a step for shifting the tip of the capillary 8 laterally and applying ultrasonic wave while pressing the tip of the capillary 8 against the electrode, and a step for cutting off a wire from the first tubular bump 4 and forming the second bump 5 on the first bump 4 similarly to the first bump 4.



LEGAL STATUS

[Date of request for examination] 22.03.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2735022

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12)特許公報 (B2)

(11)特許番号

第2735022号

(45)発行日 平成10年(1998)4月2日

(24)登録日 平成10年(1998)1月9日

(51)Int.Cl.⁶
H 01 L 21/321

識別記号

F I
H 01 L 21/92

604J
602D
602B
604K

請求項の数1(全7頁)

(21)出願番号 特願平7-62824
(22)出願日 平成7年(1995)3月22日
(65)公開番号 特開平8-264540
(43)公開日 平成8年(1996)10月11日
審査請求日 平成7年(1995)3月22日

(73)特許権者 000004237
日本電気株式会社
東京都港区芝五丁目7番1号
(72)発明者 田子 雅基
東京都港区芝五丁目7番1号 日本電気
株式会社内
(74)代理人 弁理士 京本 直樹 (外2名)
審査官 今井 拓也

(56)参考文献 特開 平4-326534 (JP, A)
特開 平5-166811 (JP, A)
特開 平6-302645 (JP, A)
実開 平3-124637 (JP, U)

(54)【発明の名称】 バンプ製造方法

1

(57)【特許請求の範囲】

【請求項1】 バンプ製造用キャビラリに通したワイヤの先端に金属ボールを形成する工程と、電極に前記バンプ製造用キャビラリの先端で前記金属ボールを押圧しつつ超音波を印加してほぼ円筒状に形成した第1のバンプの底部を前記電極に固着する工程と、この工程の後に前記バンプ製造用キャビラリの先端を前記第1のバンプより離してから横方向に移動させて前記バンプ製造用キャビラリの先端の前記ワイヤを導く孔の周囲の平坦面を前記第1のバンプの中心に対応させて前記バンプ製造用キャビラリを再度前記第1のバンプへ向けて押圧しつつ超音波を印加してから前記バンプ製造用キャビラリを前記第1のバンプから引き離して前記ワイヤを前記第1のバンプから切断する工程と、前記第1のバンプ上に第2のバンプを前記第1のバンプと同様に形成する工程とを含

2

むことを特徴とするバンプ製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体素子実装用のバンプを製造する方法に関し、特に微細な電極ピッチの半導体素子の実装用バンプを製造する方法に関する。

【0002】

【従来の技術】 図5は従来のバンプ製造方法を工程順に示す断面図である。この方法によるバンプはワイヤボンディング技術を使用し、Auボール24の先端部にボンディングワイヤをループ状に形成した突起構造であり、スタッダードバンプ26と称している(松下電器産業株式会社発行National Technical Report Vol. 39 No. 2 Apr. 1993に記載)。図5(a)に示すように放電スパーク等により

ポンディングワイヤ21の先端にAuポール24を形成する。次にAuポール24をワイヤポンディングに使用するキャビラリ22を用いて超音波併用の熱圧着によって図5 (b) に示すように半導体素子1のA1電極3に固着し、スタッダードパンプ26の底部を形成する。次いで図5 (c) に示すようにキャビラリ22をループ状軌道25を描いて移動させてワイヤループを形成し図5 (d) に示すようにキャビラリ22を降下させポンディングワイヤ21をスタッダードパンプ26の底部の上面にセカンドポンディングしてワイヤ21を引きちぎり、底部の上面にスタッダードパンプ26の先端部を形成する。次いでスタッダードパンプ26の上面の平坦化と高さの均一化のため、形成したスタッダードパンプ26を平坦面で押圧することによってレベリングを行う。押圧力は約50g/パンプである。図6に上述のスタッダードパンプを用いたフリップチップ実装構造を示す。半導体素子1のA1電極3に形成したスタッダードパンプ26を導電性樹脂31を介して基板電極34に接続し、半導体素子1を配線基板32にフェイスダウンにして搭載する。導電性樹脂31を硬化させた後半導体素子1と配線基板32の間隙に封止樹脂33を注入して硬化させる。

【0003】図7は特公平4-41519号公報に記載の従来のパンプ製造方法を工程順に示す断面図である。ワイヤポンディング用のキャビラリ22にポンディングワイヤ21を通し、ワイヤ21先端にポール24を形成する(図7 (a))。ワイヤ21にはポール24に近接するワイヤ21の部分が再結晶により粗粒状結晶構造となって脆弱化するような材料を使用する。ポール24を半導体素子1上のA1電極3にキャビラリ22で押し付けてパンプ27を形成すると同時にこれをA1電極3に固着させる(図7 (b))。次にキャビラリを上方向及び横方向に動かしワイヤ21の脆弱化した部分にキャビラリ22の下端面で切欠部28を付与した後に引張力を加えてワイヤ21を切断する(図7 (c), (d))。

【0004】図8はポールポンディング技術を利用した特開平3-187228号公報に記載された従来のパンプ製造方法である。半導体素子1のA1電極3上へAu、Cu、もしくはCu合金からなるワイヤをキャビラリに挿通し、その先端でポールを形成させA1電極3上に押しつけつつ加熱と超音波により接合させ、ワイヤを上方へ引っ張り切断してアンダパンプ34を形成する(図8 (a))。次いでアンダパンプ34上へはんだワイヤにより前述と同様な工程を経て、ハンダパンプ35を形成する(図8 (b))。このときキャビラリの先端で形成されるはんだポールは最終工程(図8 (c))でははんだ部分を溶融させ、A1電極3上にて半球状にするため前述のアンダパンプ34より大きい。

【0005】図9 (a) 及び (b) はそれぞれ従来のワイヤポンディングに用いられるキャビラリ22の正面図及び先端部の拡大断面図である。このワイヤポンディン

グ用のキャビラリでは、ワイヤに傷を付けないようにキャビラリ22の先端の孔のエッジ30がテーパ加工されている(又は丸みを付けるR加工がされている)。図5に示す従来のパンプ製造方法も図7に示す従来のパンプ製造方法でも、図9と同じ様な形状のキャビラリ22を用いて、先端の孔のエッジにはテーパ加工又はR加工がされたキャビラリを用いている。

【0006】

【発明が解決しようとする課題】図5に示した従来のパンプ製造方法はワイヤループを形成するときキャビラリ22の先端の孔の内径よりワイヤ21が細いためキャビラリ駆動中にワイヤ21の弛みが生じ、均一なループ形状が得られない。またポンディング装置の位置精度に従ってループの向きにばらつきが生じる。そして高さを均一にするためのレベリングは、パンプの横方向の変形量が大きいという欠点があった。

【0007】図7に示した従来のパンプ製造方法は、ワイヤ21に使用する材料が粗粒状結晶構造を形成する材料に限定される。さらにワイヤの脆弱部に切欠部28を形成するために加圧することによりパンプが潰れるため、パンプ高さが低くなるという欠点がある。さらに、電極ピッチの微小化が進めば、パンプ径は小さくなり、パンプ高さが低くなるという欠点もある。パンプの高さが低いとフリップチップ実装時の樹脂による封止プロセスにおいて半導体素子と配線基板の間隙に封止樹脂の流れ込みが悪く、気泡が残留するという欠点がある。

【0008】図8に示した従来のパンプ製造方法ではアンダパンプを形成するワイヤとはんだパンプを形成するワイヤは別々であり工程が複雑になる。また、アンダパンプ34を形成後にキャビラリを引き上げてワイヤを切断する時のワイヤの切断位置が安定せずアンダパンプ34の中央部に形成される凸部が高くなる場合があり、このような場合はアンダパンプ34上にはんだパンプ35を接合するのが非常に難かしい。また、アンダパンプ34とはんだパンプ35の形成時のキャビラリの位置にずれが生じても難かしくなるし、アンダパンプ34の材質によってもはんだパンプ35を接合するのは難かしくなる。また、図8 (c) の最終工程でははんだとアンダパンプとの反応によりはんだ材の特性が劣化する欠点がある。

【0009】また、上述の従来のパンプ製造方法では、いずれも図9に示すようなワイヤポンディング用のキャビラリを用いて、このキャビラリの先端の孔のエッジにはテーパ加工又はR加工が施されているため、ワイヤの切断される位置がばらつくという欠点がある。

【0010】

【課題を解決するための手段】本発明のパンプ製造方法は、パンプ製造用キャビラリに通したワイヤの先端に金属ポールを形成する工程と、電極に前記パンプ製造用キャビラリの先端で前記金属ポールを押しつつ超音波を

印加してほぼ円筒状に形成した第1のバンプの底部を前記電極に固着する工程と、この工程の後に前記バンプ製造用キャビラリの先端を前記第1のバンプより離してから横方向に移動させて前記バンプ製造用キャビラリの先端の前記ワイヤを導く孔の周囲の平坦面を前記第1のバンプの中心に対応させて前記バンプ製造用キャビラリを再度前記第1のバンプへ向けて押しつつ超音波を印加してから前記バンプ製造用キャビラリを前記第1のバンプから引き離して前記ワイヤを前記第1のバンプから切断する工程と、前記第1のバンプ上に第2のバンプを前記第1のバンプと同様に形成する工程とを備えている。

【0011】

【0012】

【0013】

【実施例】次に、本発明について図面を参照して詳細に説明する。

【0014】図1は、本発明による第1の実施例のバンプ構造の断面図である。図1に示すバンプは半導体素子1上のA1電極3上に形成されA1電極3と平行な面を上部に持つ、ほぼ円筒形状（円筒形のほかに円筒形の外周面が太鼓状に膨らんだ形状、円筒形の上面に凹凸を有する形状及びこれらが製造条件により変形したような形状）の第1のAu/Pdバンプ4と、第1のAu/Pdバンプ4の上部の水平面の中央部に形成され第1のAu/Pdバンプ4とほぼ同形状で上部の水平面上に円柱の凸部6を有する第2のA1/Pdバンプ5とから構成される。なお、半導体素子1のA1電極3以外の表面には保護膜2が設けられている。

【0015】半導体素子1の電極ピッチが120μmの場合、第1のAu/Pdバンプ4の直径は80μm、高さを35μmとし、第2のAu/Pdバンプ5の形状は第1のAu/Pdバンプ4とほぼ等しく、かつ上部の水平面にある円柱の凸部6は直径40μm、高さ15μmとする。これらの形状は、バンプの材質、形成するときのボンディング条件により±5～10μm程度は調整することが可能である。なお、第1及び第2のバンプの材料は、金とバラジウムとの合金に限られず、金とスズとの合金や金も使用できる。

【0016】図2は、本発明の第2の実施例によるバンプ構造の断面図である。図2に示すバンプは半導体素子1上のA1電極3上に形成されA1電極3と平行な面を上部に持つ、ほぼ円筒形状の第1のAu/Pdバンプ4と、第1のAu/Pdバンプ4の上部の水平面の中央部に形成され第1のAu/Pdバンプ4より少くとも10%以上縮小された小さい形状で上部水平面上に円柱の凸部6を有する第2のAu/Pdバンプ5とから構成される。

【0017】半導体素子の電極ピッチが120μmの場合、第1のAu/Pdバンプ4の直径は80μm、高さを35μmとし、第2のAu/Pdバンプ5の直径は6

0μm、高さは25μm、かつ上部の水平面にある円柱の凸部6は直径40μm、高さ10μmとする。これらの形状は、バンプの材質、形成するときのボンディング条件により±5～10μm程度は調整することが可能である。

【0018】図3は本発明に用いるバンプ製造用キャビラリの一実施例の断面図である。先端面9は平坦に加工され、ワイヤを導く孔11と先端面により構成されるエッジ10が垂直に鋭利に加工されている。直径25μmのワイヤを使用してバンプを形成する場合、孔径は33μmが最適である。

【0019】図4は図1に示す実施例の2段バンプを形成する工程を示す断面図である。電極ピッチが120μmのA1電極3に2段バンプ7を形成する場合、直径25μmのAu/Pdボンディングワイヤ12を使用し先端穴径33μmの図3に示したバンプ製造用キャビラリ8に通し、バンプ製造用キャビラリ8の先端にてAu/Pdボール13を形成する。（図4(a)）。次いで加熱ステージ上にて200°Cに加熱されている半導体素子2のA1電極3にボンプ製造用キャビラリ8の位置をあわせた後、荷重50gでAu/Pdボール13を押圧し、変形させつつ、超音波を併用し、A1電極3に接合して第1のAu/Pdバンプ4を形成する（図4(b)）。この後、バンプ製造用キャビラリ8を110μm上昇させると共にバンプ製造用キャビラリ8の先端の平坦部が接合した第1のAu/Pdバンプ4の中心に對応して位置するようにバンプ製造用キャビラリ8を横方向に35μm移動する（図4(c)）。移動が完了した後にバンプ製造用キャビラリ8を下降し、バンプ製造用キャビラリ8の先端の平面部9をAu/Pdボンディングワイヤ12とともにAu/Pdボンディングワイヤ12のみが変形するように第1のAu/Pdバンプ4へ向けて再度押圧するとともに超音波を印加する（図4(d)）。

この横方向の移動と超音波の効果でバンプ製造用キャビラリ8の内径のエッジ部10によりAu/Pdワイヤ12は切欠部28が形成される。この状態においてAu/Pdボンディングワイヤ12はバンプ製造用キャビラリ8の鋭利なエッジ部10により形成された切欠部28は容易に破断する形状となる。バンプ製造用キャビラリ8が原点に戻るとAu/Pdボンディングワイヤ12は破断し、半導体素子1のA1電極3上に第1のAu/Pdバンプ4が形成される。

【0020】次いで第1のAu/Pdバンプ4上に位置合わせし第2のAu/Pdバンプ5を形成する（図4(e)～(i)）。第2のAu/Pdバンプ4も第1のAu/Pdバンプ4と同様にボンディングする事ができる。しかし、ボンディング条件は第1のAu/Pdバンプ4との接合になるので加重、超音波とともに低く押さえることができ半導体素子1のダメージ（クラックの発生など）は無い。

【0021】図2に示した実施例のバンプの製造も上述の方法と同様であるが、第1のバンプ4に比べ第2のバンプ5を形成する時はAu/Pdポール13が小さくなるようにワイヤ12の先端のポール形成時の放電スパークの条件を設定しておく。図2のように第2のバンプ5を第1のバンプ4より小さくしておくことにより、第1のバンプ4の形成時と第2のバンプ5の形成時とのキャビラリの位置のばらつきを吸収して第2バンプ5を第1のバンプ4上に確実に形成できる。また、このバンプを相手側の基板電極とはんだ接合した時にバンプ先端側の第2のバンプ5が細いので、はんだが第2のバンプ5の全表面を覆うように濡れ上がり、基板電極とのはんだ接合が確実に行われるという効果がある。また、本発明のバンプは、半導体素子上の電極の代わりにセラミック基板上の電極等にも設けることができる。

【0022】

【発明の効果】本発明によるバンプ構造は、2段構造をとっているため従来のバンプより高いバンプを形成できる。またワイヤループを形成しないためキャビラリの複雑な駆動を必要としない。

【0023】また、本発明に用いるバンプ製造用キャビラリは、ワイヤを通す孔の先端のエッジが垂直に加工された鋭利な構造であるので、超音波を併用してワイヤとバンプを切断していることにより、高さのばらつきが無い高精度なバンプを安定して形成できる。また高さが高精度に制御できるのでレベリング工程を必要としないためバンプを横方向への潰れによるばらつき無く形成できる。

【0024】また本発明によるバンプ構造は第1バンプと第2バンプとを同種の材料から形成しているので工程が簡略になるうえ、第1バンプと第2バンプとの接合性が良好である。バンプは高さが従来に比べ高くすることが可能となりフリップチップ実装した時の半導体素子と配線基板の間隙が広くなるため、封止樹脂の流し込み性が向上する。さらに2段に重ねたバンプの継ぎ目は半導体素子と基板の熱膨張係数差による破壊に対して応力の集中を防ぐ効果もある。またワイヤ先端に形成したポール近傍のワイヤに再結晶によって脆弱な粗粒状結晶構造の部分を持たせるような特殊なワイヤ材を使用する必要がない。

【図面の簡単な説明】

【図1】本発明によるバンプ構造の第1の実施例を示す断面図である。

【図2】本発明によるバンプ構造の第2の実施例を示す

断面図である。

【図3】本発明に用いるバンプ製造用キャビラリの一実施例を示す図で、(a)は正面図であり、(b)は先端部の拡大断面図である。

【図4】図1に示すバンプの製造方法を工程順に示す断面図である。

【図5】従来のバンプ製造方法を工程順に示す断面図である。

【図6】図5の方法で製造されたバンプを使用したフリップチップ実装構造を示す断面図である。

【図7】従来の他のバンプ製造方法を工程順に示す断面図である。

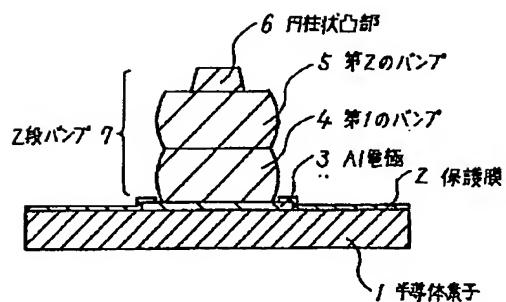
【図8】従来のさらに他のバンプ製造方法を工程順に示す断面図である。

【図9】(a)及び(b)はそれぞれ従来のキャビラリの正面図及び先端部の断面図である。

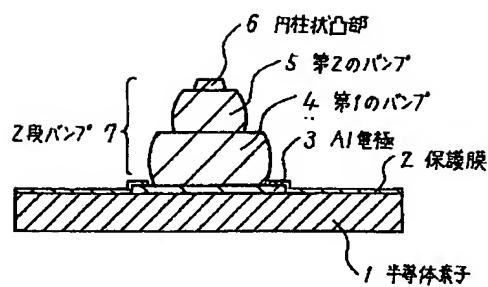
【符号の説明】

1	半導体素子
2	保護膜
20	A1電極
4	第1のバンプ
5	第2のバンプ
6	円柱状凸部
7	2段バンプ
8	バンプ製造用キャビラリ
9	先端面
10	エッジ部
11	孔
12	Au/Pdワイヤ
30	Au/Pdポール
13	ボンディングワイヤ
21	キャビラリ
22	Auポール
24	ループ状軌道
25	スタッドバンプ
26	突出接点部
27	切欠部
28	エッジ
30	導電性樹脂
31	配線基板
40	封止樹脂
32	アンダバンプ
33	はんだバンプ

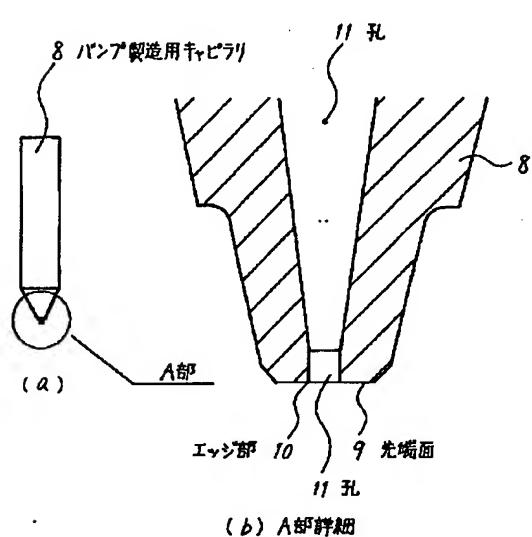
【図1】



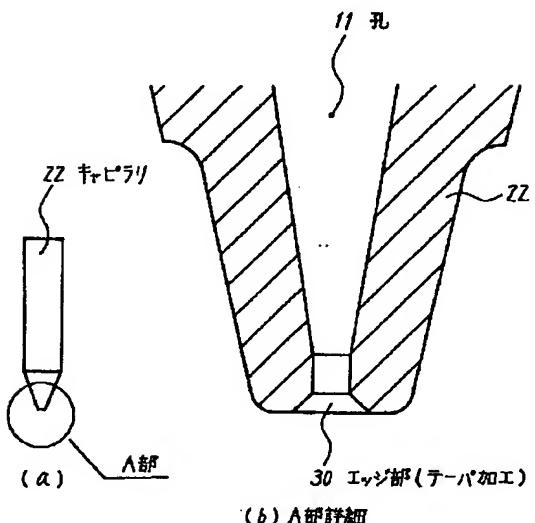
【図2】



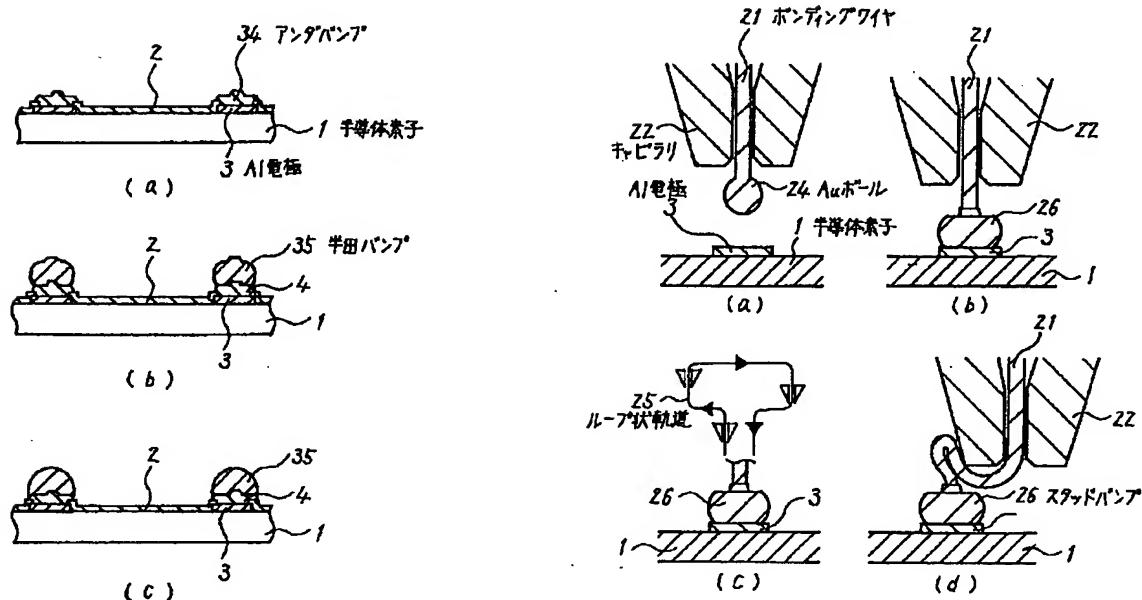
【図3】



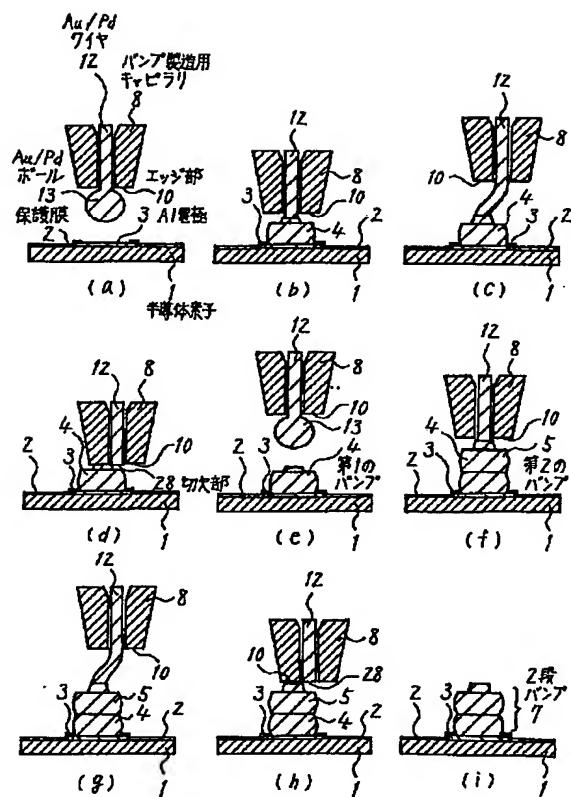
【図4】



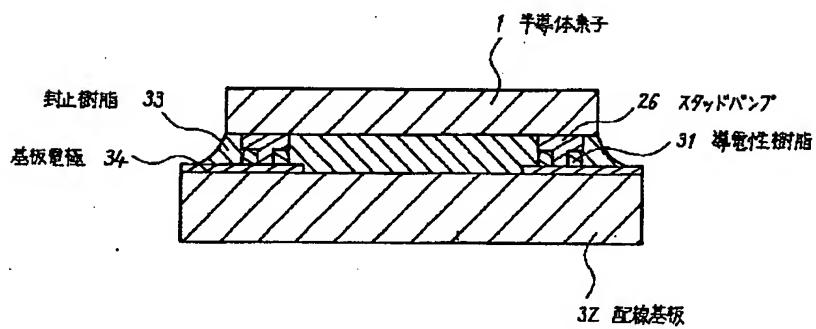
【図5】



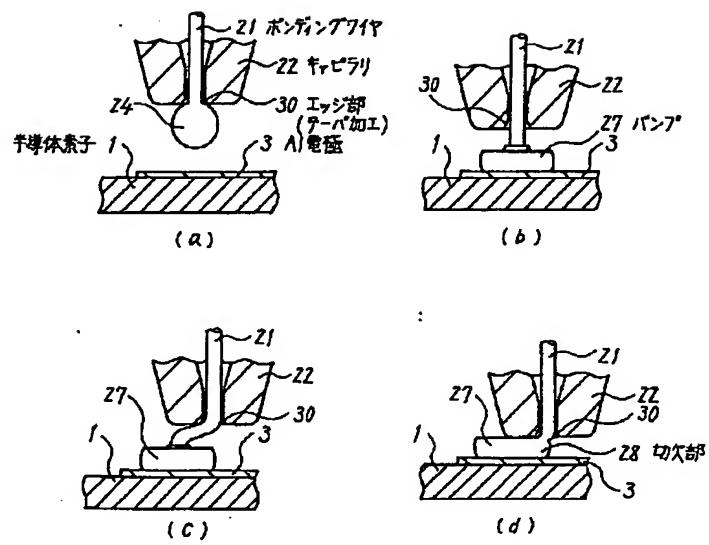
[図4]



[図6]



[図7]



THIS PAGE BLANK (USPTO)